

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-267780

(43)Date of publication of application : 22.09.1994

(51)Int.Cl. H01G 1/14
H01C 1/14
H01L 21/60
// H05K 3/34

(21)Application number : 05-054211 (71)Applicant : HITACHI LTD

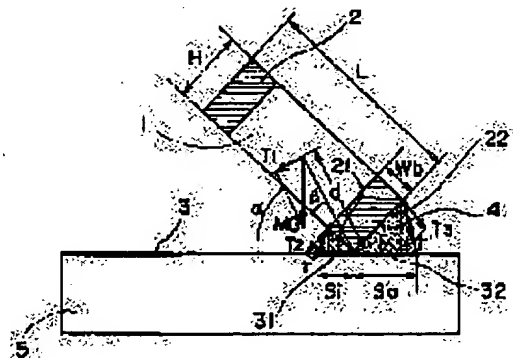
(22)Date of filing : 15.03.1993 (72)Inventor : SOWA TAKAYOSHI
NARUKAWA YASUHIRO
HACHIYA TOSHIHIRO

(54) ELECTRODE OF CHIP COMPONENT AND ITS DESIGN METHOD

(57)Abstract:

PURPOSE: To provide an electrode of a chip component which does not cause chip rising and its design method even when various troubles arise during reflow soldering of the chip component.

CONSTITUTION: A revolution moment working on a chip component 1 during soldering is obtained, and the length W_b of a lower electrode of the chip component 1 is set to make a value of the revolution moment always positive regardless of a chip rise angle α .



LEGAL STATUS

[Date of request for examination] 05.03.1999

[Date of sending the examiner's decision of rejection] 24.12.2002

[Kind of final disposal of application other

(19)日本国特許庁(J.P.)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-267780

(43)公開日 平成6年(1994)9月22日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 G 1/14	C	9174-5E		
H 0 1 C 1/14	Z			
H 0 1 L 21/60		6918-4M		
// H 0 5 K 3/34	B	7128-4E		

審査請求 未請求 請求項の数5 O L (全 6 頁)

(21)出願番号 特願平5-54211

(22)出願日 平成5年(1993)3月15日

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 曾和 孝義

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72)発明者 成川 泰弘

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72)発明者 八矢 登志広

茨城県勝田市稲田1410番地 株式会社日立
製作所A V機器事業部内

(74)代理人 弁理士 秋本 正実

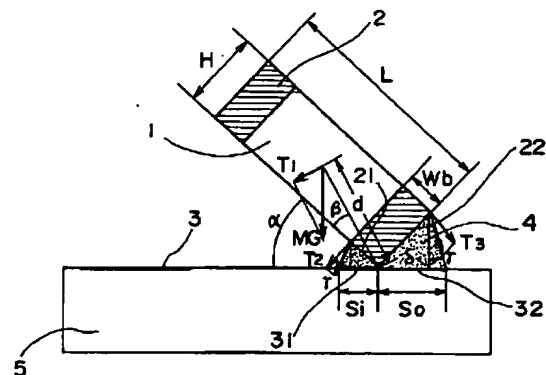
(54)【発明の名称】 チップ部品の電極およびその設計方法

(57)【要約】

【目的】 チップ部品のリフローはんだ付けの際に種々の不具合が重なった場合においても、チップ立ちを起こさないようなチップ部品の電極およびその設計方法を提供すること。

【構成】 はんだ付け時にチップ部品1に作用する回転モーメントを求め、この値がチップ立ち上がり角度 α によらず、常に正になるようにチップ部品1の下部電極長さ Wb を設定するようにした。

【図 1】モーメント解析に用いたパラメータ



【特許請求の範囲】

【請求項1】 チップ部品の長さおよび高さに対して下部電極長さが、はんだ付け時にチップ部品に作用する回転モーメントによるチップ立ちを抑制可能な寸法に設定されていることを特徴とするチップ部品の電極。

【請求項2】 チップ部品の長さが0.8mm、高さが0.3mmの大きさのチップ部品において、下部電極長さが0.17mm以上に設定されていることを特徴とする請求項1記載のチップ部品の電極。

【請求項3】 チップ部品の長さが0.6mm、高さが0.2～0.3mmの大きさのチップ部品において、下部電極長さが0.13mm以上に設定されていることを特徴とする請求項1記載のチップ部品の電極。

【請求項4】 はんだ付け時にチップ部品に作用する回転モーメントを求め、この値がチップ立ち上がり角度によらず、常に正になるように下部電極長さを設定することを特徴とするチップ部品の電極の設計方法。

【請求項5】 前記チップ部品の下部電極長さと、チップ下側ランド長さであるランド突っ込み長さとを独立の変数として、はんだ付け時にチップ部品に作用する回転モーメントを求めることを特徴とする請求項4記載のチップ部品の電極の設計方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、面実装用のチップ部品の電極およびその設計方法に係り、特にチップ部品のリフローはんだ付けの際に起こりやすいチップ立ちを抑制するために好適なチップ部品の電極およびその設計方法に関する。

【0002】

【従来の技術】従来、1005（イチゼロゼロゴ）と呼ばれる長さ1.0mm、幅0.5mmの大きさのチップ部品や、1608（イチロクゼロハチ）と呼ばれる長さ1.6mm、幅0.8mmの大きさのチップ部品においては、部品の外形寸法に対する規格はあるものの、はんだ付け用の電極構造に対する規格はなかった。

【0003】また、チップ立ち等のはんだ付け不良を起こしにくい構造として、第3回マイクロエレクトロニクスシンポジウム（MES'89）論文集、219～222頁において、部品下部電極幅をある一定値に規定したときの、基板側のはんだ付けランド形状の望ましい構造が示されている。

【0004】

【発明が解決しようとする課題】しかし、前記文献は、部品下部電極幅に対する最適値を示したものではなかった。また、この文献においてはチップ部品に作用するモーメントを算出する際に、チップ部品の下部電極長さと基板ランドの部品下部への突っ込み長さを等しいと仮定しているため、下部電極長さのみを変数とすることができず、その結果将来現れるであろう、より小さいサイズ

のチップ部品に対して最適な電極構造を提供することができなかった。これは部品下部電極長さが、はんだ付け欠陥、特にチップ立ち上がりの抑制に重要であることが認識されていなかったためである。その結果、部品の中に下部電極長さがある基準の長さより短いものが含まれていると、リフローはんだ付けプロセス中の種々の不具合、例えばはんだペースト過多、搭載位置ずれ等が重なったときに、チップ立ちが起こりやすくなるという問題があった。

【0005】本発明の目的は、チップ部品のリフローはんだ付けの際に種々の不具合が重なった場合においても、チップ立ちを起こさないようなチップ部品の電極およびその設計方法を提供することにある。

【0006】

【課題を解決するための手段】前記目的は、チップ部品の長さおよび高さに対して下部電極長さを、はんだ付け時にチップ部品に作用する回転モーメントによるチップ立ちを抑制可能な寸法に設定したことにより、達成される。

【0007】また、前記目的はチップ部品の長さが0.8mm、高さが0.3mmの大きさのチップ部品において、下部電極長さを0.17mm以上に設定したことにより、達成される。

【0008】さらに、前記目的はチップ部品の長さが0.6mm、高さが0.2～0.3mmの大きさのチップ部品において、下部電極長さを0.13mm以上に設定したことにより、達成される。

【0009】さらにまた、前記目的ははんだ付け時にチップ部品に作用する回転モーメントを求め、この値がチップ立ち上がり角度によらず、常に正になるように下部電極長さを設定したことにより、達成される。

【0010】そして、前記目的はチップ部品の下部電極長さと、チップ下側ランド長さであるランド突っ込み長さとを独立の変数として、はんだ付け時にチップ部品に作用する回転モーメントを求めることにより、達成される。

【0011】チップ立ち発生にかかわるモーメントは、以下のようにして求められる。

【0012】まず、はんだ溶融時に、チップ部品がある角度で立ち上がっている状態を考え、その断面図を図1に示す。この図1において、チップ部品1に作用するモーメントT1、T2、T3を考える。T1は重力によるモーメント、T2は下部電極21と基板ランド3のチップ内側部分31との間に作用するはんだ4の表面張力に基づくモーメント、T3はチップ側面電極22と基板ランド3のチップ外側部分32との間に作用するはんだ4の表面張力に基づくモーメントを表しており、T1とT2はチップ立ち抑制方向に作用し、T3はチップ立ち促進方向に作用する。

【0013】これ以外のモーメントを無視し、このチッ

3

4

部品1に作用する回転モーメントである全モーメント
Tをチップ立ち抑制方向を正として表すと、次の数1～
数4のようになる。

【0014】

【数1】

【数1】

$$T = T1 + T2 + T3$$

【0015】

【数2】

【数2】

$$T1 = M \times G \times d \times \cos(\alpha + \theta)$$

【0016】

【数5】

$$\delta = \tan^{-1} \{ (S_o - H \times \sin \alpha) / (H \times \cos \alpha) \}$$

【0020】

【数6】

$$\theta = \tan^{-1} \{ (W_b \times \sin \alpha) / (S_i - W_b \times \cos \alpha) \}$$

【0021】

【数7】

【数7】

$$\theta 1 = (90 - \theta) - \alpha$$

【0022】

【数8】

【数8】

$$d = \sqrt{(L \times L + H \times H)} / 2$$

【0023】ただし、G：重力加速度（980cm/s/s）

r：熔融はんだの表面張力（0.442N/m）

M：幅1mm当たりのチップ重量（g）

L：チップ長さ（mm）

H：チップ高さ（mm）

Wb：チップ部品の下部電極長さ（mm）

Si：チップ下側ランド長さ（ランド突っ込み長さ）
（mm）

So：チップ外側ランド長さ（ランド突き出し長さ）
（mm）

α 、 β 、 θ 、 $\theta 1$ ：図1中に示す。

【0024】これらの式から、チップ長さL、チップ高さH、単位幅当たりのチップ重量M、下部電極長さWb、ランド突っ込み長さSiおよびランド突き出し長さSoを与えれば、チップ立ち上がり角度 α が変化したときの、リフローはんだ付け時にチップ部品1に作用する回転モーメントである全モーメントTの変化を知ることができる。すなわち、与えられたチップ形状、重量、ラ★50

* 【数3】

【数3】

$$T2 = \gamma \times W_b \times \cos(\theta 1)$$

【0017】

【数4】

【数4】

$$T3 = -\gamma \times H \times \sin(\alpha + \delta)$$

10 【0018】ここで、未定義の変数は次の数5～数8により求められる。

【0019】

【数5】

*

※ ※ 【数6】

★ノド長さに対して、全ての角度域（ $0^\circ < \alpha < 90^\circ$ ）において $T > 0$ となるように下部電極長さWbを設定することにより、チップ立ちが起りにくい電極を得ることができる。

【0025】ただし、図1のモデルではランドとチップ部品電極間にあるべきはんだの厚さを無視しているため、 $\alpha = 0^\circ$ 付近ではT2がほとんど作用せず、 $T < 0$ となってしまう。これを避けるためには、はんだの厚みまで考慮したモデルを用いることも可能であるが、ここでは便宜上 $\alpha = 0^\circ$ 付近を考慮対象外とし、 $10^\circ < \alpha < 90^\circ$ の角度範囲で $T > 0$ となるようにして、最適な下部電極長さWbを求めた。

【0026】

【作用】以上のように、本発明によれば部品形状、重量、基板ランド形状等が与えられたとき、チップ立ちを抑えるために最適なチップ部品1の下部電極長さWbを求めることができる。このようにして求めた最適な下部電極長さWbに基づき、部品製造時の段階から電極長さを最適にすることが可能となる。また、製造プロセス上、チップ部品1の下部電極長さWbにばらつきが生じる場合には、最適な下部電極長さWbよりも短い電極のものを除いて使用すればよい。

【0027】これにより、部品実装時のはんだ付け不良が少ない高品質なチップ部品を提供することが可能となる。

【0028】

【実施例】以下、本発明のさらに具体的な実施例について説明する。

【0029】（実施例1）はんだ熔融時にチップ部品に

作用する回転モーメントを数1から数8までの式に基づいて、それぞれ表1から表4に示した。
 いて求め、その値が負になる角度範囲を、1608、1005、0804および0603チップ部品の場合につ*

【0030】

【表1】

チップ立ちモーメントが負になる角度範囲 (1608チップ)

Wb (mm)	Si (Si+So=0.6) (mm)				
	0.25	0.30	0.35	0.40	0.45
0.15	0-80°	0-80°	0-70°	0-50°	0-30°
0.20	0-80°	0-70°	0-60°	0-30°	0-30°
0.25	0-80°	0-70°	0-10°	0-10°	0-10°
0.30	0-80°	0.50-60°	0°	0°	0°
0.35	0-80°	0°	0°	0°	0°

【0031】

※ ※【表2】

【表2】

チップ立ちモーメントが負になる角度範囲 (1005チップ)

Wb (mm)	Si (Si+So=0.4) (mm)			
	0.15	0.20	0.25	0.30
0.15	0-80°	0-60°	0-30°	0-10°
0.18	0-80°	0-60°	0-10°	0-10°
0.20	0-80°	0.40-50°	0°	0°
0.22	0-80°	0-50°	0°	0°
0.25	0-80°	0-10°	0°	0°

【0032】

★ ★【表3】

【表3】

チップ立ちモーメントが負になる角度範囲 (0804チップ)

Wb (mm)	Si (Si+So=0.3) (mm)			
	0.10	0.15	0.20	0.25
0.10	0-80°	0-60°	0-30°	0-10°
0.12	0-80°	0-60°	0-20°	0-10°
0.13	0-80°	0-50°	10°	0°
0.15	0-80°	0.40°	10°	0°
0.16	0-80°	0°	0°	0°
0.17	0-80°	0-10°	0°	0°
0.18	0-80°	0-10°	0°	0°
0.20	0-80°	0-20°	0°	0°

【0033】

☆ ☆【表4】

【表4】

チップ立ちモーメントが負になる角度範囲 (0603チップ)

Wb (mm)	Si (Si+So=0.25) (mm)			
	0.125	0.15	0.175	0.20
0.10	0-70°	0-30°	0-20°	0-10°
0.11	0-60°	0-20°	0-10°	0-10°
0.12	0.30-60°	0-10°	0-10°	0°
0.13	0.40-60°	0°	0°	0°
0.14	0-10, 40-50°	0°	0°	0°
0.15	0-10°	0°	0°	0°

【0034】各チップ部品の寸法は、1608および1◆50◆0.5については実測し、0804および0603チッ

ア部品については仮想的な形状を考え、それらに対応した基板ランドの長さとして表5に示した。

【表5】

モーメント解析に用いたパラメータ

チップ サイズ	チ ッ プ					ランド長さ	
	長さl (mm)	幅W (mm)	高さH (mm)	幅1mm当たりの チップ数量M (個/mm)	チップ下部 電極長さWb (mm)	Si+So (mm)	最適な Si (mm)
1608	1.6	0.8	0.45	2.75	0.15~0.35	0.6	0.4
1005	1.0	0.5	0.35	1.4	0.15~0.25	0.4	0.25
0804	0.8	0.4	0.3	0.96	0.10~0.20	0.3	0.2
0603	0.6	0.3	0.2	0.48	0.10~0.15	0.25	0.15

【0036】表1から表4においては、チップ部品の下部電極長さWbと、チップ下部へのランド突っ込み長さSiを変数として扱い、それらの組み合わせにおいてチップ部品に作用する回転モーメントが負になる角度範囲を示した。この結果から、チップ部品に作用する回転モーメントが負になる角度が0°の場合のみとなるWbとSiの組み合わせを選択することによりチップ立ちが起こりにくい電極を設計することができた。Siとして表5に示した値を採用し、それに対応した最適なWbを求めると、1608チップ部品においてはWb≧0.3mm、1005チップ部品ではWb≧0.2mm、0804チップ部品ではWb≧0.16mm、0603チップ部品ではWb≧0.13mmとなった。これらの電極寸法を有するチップ部品を設計し製造することにより、はんだ付け時にチップ立ちが起こりにくいチップ部品を供給することができた。

【0037】(実施例2) 0.1mmから0.26mmまでの下部電極長さWbを有する1005チップ部品を用いて、以下に示すようなチップ立ちの模擬実験を行った。すなわち、1005チップ部品用のランド(0.45mm×0.5mm)の片側にのみはんだペーストを150μmの厚さで供給し、その上に該チップ部品を搭載してリフローを行った。片側ランドにのみはんだペーストを供給したのは、よりチップ立ちの発生しやすい状況を設定するためであり、実際のプロセスにおいては両方のランドにはんだペーストが供給されている場合においても、他の諸条件の具合(はんだペーストの印刷位置ずれ、チップ部品搭載位置ずれ、リフロー時の温度ばらつき等)によりチップ立ちが発生することがある。この時のチップ立ちの発生率と下部電極長さWbとの関係を図3に示した。この図3から明らかなように、1005チップ部品においては下部電極長さWbが0.2mmより短くなると、チップ立ちが発生しやすくなることが分かる。これは前述の実施例1で求めた最適な下部電極長さWbとよく一致しており、本発明による最適な下部電極長さWb※50

※の求め方が妥当であることが分かる。

【0038】

【発明の効果】以上説明した本発明チップ部品の電極によれば、チップ部品の長さおよび高さに対して下部電極長さを、はんだ付け時にチップ部品に作用する回転モーメントによるチップ立ちを抑制可能な寸法に設定しているので、はんだペースト印刷時のばらつきや、部品搭載時の位置ずれ、リフロー時の温度ばらつき等により起きるチップ立ちの発生率を極めて低いレベルまで抑制し得る効果がある。

【0039】また、本発明チップ部品の電極によれば、チップ部品の長さが0.8mm、高さが0.3mmの大きさのチップ部品において、下部電極長さを0.17mm以上に設定しており、さらにはチップ部品の長さが0.6mm、高さが0.2~0.3mmの大きさのチップ部品において、下部電極長さを0.13mm以上に設定しているので、それぞれリフローはんだ付けの際に種々の不具合が重なった場合でも、チップ立ちの起こりにくいチップ部品を提供し得る効果がある。

【0040】さらに、本発明設計方法によれば、はんだ付け時にチップ部品に作用する回転モーメントを求め、この値がチップ立ち上がり角度によらず、常に正になるように下部電極長さを設定するようにしているので、リフローはんだ付けの際に種々の不具合が重なった場合でも、チップ立ちの起こりにくい下部電極長さに正確に設定し得る効果がある。

【0041】そして、本発明設計方法によれば、チップ部品の下部電極長さ、チップ下側ランド長さであるランド突っ込み長さを独立の変数として、はんだ付け時にチップ部品に作用する回転モーメントを求めるようにしているので、リフローはんだ付けの際に種々の不具合が重なった場合でも、チップ立ちの起こりにくい下部電極長さに、より一層的確に設定し得る効果がある。

【図面の簡単な説明】

【図1】本発明設計方法で用いたモーメント解析の説明

図である。

【図2】図1におけるチップ立ち上がり角度 α 周辺の拡大図である。

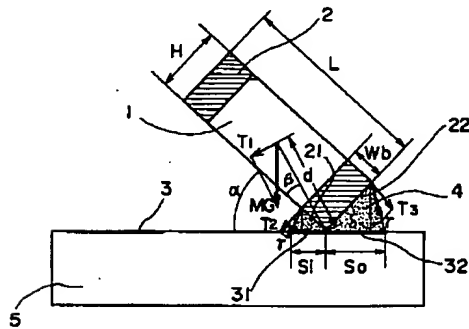
【図3】チップ部品の下部電極長さとチップ立ち発生率の相関を示す図である。

【符号の説明】

1…チップ部品、2…チップ電極、21…下部電極、22…側面電極、3…基板ランド、31…チップ内側の基板ランド、32…チップ外側の基板ランド、4…はんだ、5…基板、 α …チップ立ち上がり角度、Wb…下部電極長さ。

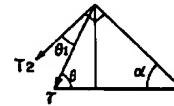
【図1】

【図1】モーメント解析に用いたパラメータ



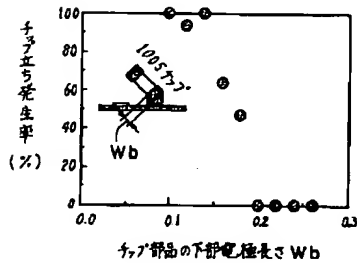
【図2】

【図2】チップ立ち上がり角度 α 周辺の拡大図



【図3】

【図3】下部電極長さとチップ立ち発生率の相関



*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the electrode and its design approach of a suitable chip, in order to control chip **** which starts the electrode and its design approach of a chip for surface mounting, especially is easy to happen in the case of reflow soldering of a chip.

[0002]

[Description of the Prior Art] Conventionally, in the chip of die length of 1.0mm called 1005 (ICHIZE rose LOGO), and width-of-face 0.5mm magnitude, and the chip of die length of 1.6mm called 1608 (ICHIROKU zero bee), and width-of-face 0.8mm magnitude, the specification over the electrode structure for soldering of a certain thing did not have the specification over the dimension of components.

[0003] Moreover, the structure where the soldering land configuration by the side of a substrate when specifying components lower electrode width of face to a lifting as pile structure at a certain constant value in the 3rd microelectronics symposium (MES'89) collected works and 219-222 pages is desirable is shown in poor soldering, such as chip ****.

[0004]

[Problem(s) to be Solved by the Invention] However, said reference was not what showed the optimum value over components lower electrode width of face. Moreover, since the lower electrode die length of a chip and the inquiry die length to the components lower part of a substrate land were assumed to be equal in case the moment which acts on a chip in this reference is computed, it could not make only lower electrode die length into the variable, and the optimal electrode structure was not able to be offered to the chip of smaller size which will appear as a result in the future. This is because it is not recognized that components lower electrode die length is important for control of a soldering defect, especially a chip standup. Consequently, when the thing shorter than the die length of the criteria which have lower electrode die length in components was contained and the various nonconformities of soldering paste in a reflow-soldering process, for example, excess, a helicopter-loading-site gap, etc. lapped, there was a problem that chip **** became easy to happen.

[0005] The object of this invention is to offer the electrode and its design approach of a chip which does not start chip ****, when various nonconformities lap on the occasion of reflow soldering of a chip.

[0006]

[Means for Solving the Problem] Said object is attained by having set it as the dimension which can control chip **** by the angular moment which acts lower electrode die length on a chip to the die length and the height of a chip at the time of soldering.

[0007] Moreover, as for said object, the die length of a chip is attained in the chip of the magnitude 0.8mm and whose height are 0.3mm by having set lower electrode die length as 0.17mm or more.

[0008] Furthermore, as for said object, the die length of a chip is attained in the chip of the magnitude 0.6mm and whose height are 0.2-0.3mm by having set lower electrode die length as

0.13mm or more.

[0009] Said object is attained further again by having asked for the angular moment which acts on a chip at the time of soldering, having not based this value on a chip standup include angle, but having set up lower electrode die length so that it might always just become.

[0010] And said object is attained by asking for the angular moment which acts on a chip at the time of soldering considering the lower electrode die length of a chip, and the land inquiry die length which is chip bottom land die length as an independent variable.

[0011] The moment in connection with chip **** generating is called for as follows.

[0012] First, at the time of solder melting, the condition of having started at the include angle with a chip is considered, and the sectional view is shown in drawing 1. In this drawing 1, the moments T1 and T2 and T3 which act on a chip 1 are considered. The moment according [T1] to gravity, the moment based on the surface tension of the solder 4 on which T2 acts between the lower electrode 21 and the chip inside part 31 of the substrate land 3, and T3 express the moment based on the surface tension of the solder 4 which acts between the tip side side electrode 22 and the chip lateral part 32 of the substrate land 3, T1 and T2 act in the chip **** control direction, and T3 acts in the chip **** acceleration direction.

[0013] The moments other than this are disregarded, and about the total moment T which is the angular moment which acts on this chip 1, if the chip **** control direction is expressed as forward, it will become like the following several 1 - a-four number.

[0014]

[Equation 1]

(数 1)

$$T = T1 + T2 + T3$$

[0015]

[Equation 2]

(数 2)

$$T1 = M \times G \times d \times \cos(\alpha + \beta)$$

[0016]

[Equation 3]

(数 3)

$$T2 = \gamma \times Wb \times \cos(\theta 1)$$

[0017]

[Equation 4]

(数 4)

$$T3 = -\gamma \times H \times \sin(\alpha + \delta)$$

[0018] Here, the variable of the undefined is called for by the following several 5 - the-eight number.

[0019]

[Equation 5]

(数 5)

$$\delta = \tan^{-1} \{ (So - H \times \sin \alpha) / (H \times \cos \alpha) \}$$

[0020]

[Equation 6]

(数 6)

$$\theta = \tan^{-1} \{ (Wb \times \sin \alpha) / (Si - Wb \times \cos \alpha) \}$$

[0021]

[Equation 7]

[数 7]

$$\theta_1 = (90 - \theta) - \alpha$$

[0022]

[Equation 8]

[数 8]

$$d = \sqrt{(L \times L + H \times H)} / 2$$

[0023] However, G: Gravitational acceleration (980 cm/s/s)

gamma: Surface tension of melting solder (0.442 N/m)

M: Chip weight per width of face of 1mm (g)

L: Chip die length (mm)

H: Chip height (mm)

Wb: The lower electrode die length of a chip (mm)

Si: Chip bottom land die length (land inquiry die length) (mm)

So: Chip outside land die length (land ejection die length) (mm)

alpha, beta, theta, theta1: It is shown in drawing 1.

[0024] Change of the total moment T which is the angular moment which acts on a chip 1 at the time of reflow soldering when giving the chip weight M, lower electrode die-length Wb, land inquiry die-length Si, and the land ejection die length So per chip die-length L, chip height H, and unit width of face and the chip standup include angle alpha changes from these formulas can be known. That is, the electrode with which chip **** cannot happen easily can be obtained by setting up the lower electrode die length Wb to the given chip configuration, weight, and land die length, so that it may be set to $T > 0$ in all include-angle regions ($0 \text{ degree} < \alpha < 90 \text{ degrees}$).

[0025] However, in the model of drawing 1, since the thickness of the solder which should be in a land and chip inter-electrode is disregarded, near $\alpha = 0 \text{ degree}$, T2 will hardly act but will be set to $T < 0$. In order to avoid this, it was also possible to have used the model taken into consideration to the thickness of solder, but as near $\alpha = 0 \text{ degree}$ was made into the outside for consideration for convenience here and it was set to $T > 0$ in [include-angle] $10 \text{ degrees} < \alpha < 90 \text{ degrees}$, the optimal lower electrode die length Wb was found.

[0026]

[Function] As mentioned above, when a part shape, weight, a substrate land configuration, etc. are given according to this invention, in order to stop chip ****, the lower electrode die length Wb of the optimal chip 1 can be found. Thus, based on the found optimal lower electrode die length Wb, it becomes possible from the phase at the time of components manufacture to make electrode die length the optimal. Moreover, what is necessary is just to use it on a manufacture process, except for the thing of an electrode shorter than the optimal lower electrode die length Wb, when dispersion arises to the lower electrode die length Wb of a chip 1.

[0027] Thereby, poor soldering at the time of component mounting becomes possible [offering few quality chips].

[0028]

[Example] Hereafter, the still more concrete example of this invention is explained.

[0029] (Example 1) Based on the formulas from several 1 to several 8, it asked for the angular moment which acts on a chip at the time of solder melting, and the include-angle range where the value becomes negative was shown in a table 4 from a table 1 about the case of 1608, 1005, 0804, and 0603 chips, respectively.

[0030]

[A table 1]

【表 1】

チップ立ちモーメントが負になる角度範囲 (1608チップ)

Wb (mm)	Si (Si+So=0.6) (mm)				
	0.25	0.30	0.35	0.40	0.45
0.15	0-80°	0-80°	0-70°	0-50°	0-30°
0.20	0-80°	0-70°	0-60°	0-30°	0-30°
0.25	0-80°	0-70°	0-10°	0-10°	0-10°
0.30	0-80°	0,50-60°	0°	0°	0°
0.35	0-80°	0°	0°	0°	0°

[0031]

[A table 2]

【表 2】

チップ立ちモーメントが負になる角度範囲 (1005チップ)

Wb (mm)	Si (Si+So=0.4) (mm)			
	0.15	0.20	0.25	0.30
0.15	0-80°	0-60°	0-30°	0-10°
0.18	0-80°	0-60°	0-10°	0-10°
0.20	0-80°	0,40-50°	0°	0°
0.22	0-80°	0-50°	0°	0°
0.25	0-80°	0-10°	0°	0°

[0032]

[A table 3]

【表 3】

チップ立ちモーメントが負になる角度範囲 (0804チップ)

Wb (mm)	Si (Si+So=0.3) (mm)			
	0.10	0.15	0.20	0.25
0.10	0-80°	0-60°	0-30°	0-10°
0.12	0-80°	0-60°	0-20°	0-10°
0.13	0-80°	0-50°	10°	0°
0.15	0-80°	0,40°	10°	0°
0.16	0-80°	0°	0°	0°
0.17	0-80°	0-10°	0°	0°
0.18	0-80°	0-10°	0°	0°
0.20	0-80°	0-20°	0°	0°

[0033]

[A table 4]

【表 4】

チップ立ちモーメントが負になる角度範囲 (0603チップ)

Wb (mm)	Si (Si+So=0.25) (mm)			
	0.125	0.15	0.175	0.20
0.10	0-70°	0-30°	0-20°	0-10°
0.11	0-60°	0-20°	0-10°	0-10°
0.12	0,30-60°	0-10°	0-10°	0°
0.13	0,40-60°	0°	0°	0°
0.14	0-10,40-50°	0°	0°	0°
0.15	0-10°	0°	0°	0°

[0034] The dimension of each chip was surveyed about 1608 and 1005, considered the imagination configuration about 0804 and 0603 chips, combined it with the die length of the substrate land corresponding to them, and was shown in a table 5.

[0035]

[A table 5]

【表 5】

モーメント解析に用いたパラメータ

チップ サイズ	チ ャ ッ プ					ランド長さ	
	長さL	幅W	高さH	幅1mm当たりの	チップ下部	Si+So	最適な
	(mm)	(mm)	(mm)	チップ質量M (mg/mm)	電極長さWb (mm)	(mm)	Si (mm)
1608	1.6	0.8	0.45	2.75	0.15~0.35	0.6	0.4
1005	1.0	0.5	0.35	1.4	0.15~0.25	0.4	0.25
0804	0.8	0.4	0.3	0.96	0.10~0.20	0.3	0.2
0603	0.6	0.3	0.2	0.48	0.10~0.15	0.25	0.15

[0036] From a table 1, in a table 4, land inquiry die-length Si to the lower electrode die length Wb and the chip lower part of a chip was treated as a variable, and the include-angle range where the angular moment which acts on a chip in those combination becomes negative was shown. The electrode with which chip **** cannot happen easily was able to be designed by choosing the combination of Wb and Si only used as the case where the include angle to which the angular moment which acts on a chip becomes negative from this result is 0 degree. When the value shown in a table 5 as Si was adopted and optimal Wb corresponding to it was calculated, in 1608 chips, it became $Wb \geq 0.13\text{mm}$ with $Wb \geq 0.16\text{mm}$ and 0603 chips with $Wb \geq 0.2\text{mm}$ and 0804 chips at $Wb \geq 0.3\text{mm}$ and 1005 chips. By designing and manufacturing the chip which has these electrode dimensions, the chip with which chip **** cannot happen easily at the time of soldering was able to be supplied.

[0037] (Example 2) The simulation of chip **** as shown below was conducted using the 1005 chips which have the lower electrode die length Wb from 0.1mm to 0.26mm. That is, soldering paste was supplied only to one side of the land for 1005 chips (0.45mmx0.5mm) by the thickness of 150 micrometers, this chip was carried on it, and a reflow was performed. When soldering paste is supplied only to a single-sided land for setting up the situation which chip **** tends to generate and soldering paste is supplied to both lands in the actual process, chip **** may occur according to the condition (a printing-position gap of soldering paste, a chip element-placement location gap, temperature dispersion at the time of a reflow, etc.) of other terms and conditions. The relation

between the incidence rate of chip **** at this time and the lower electrode die length Wb was shown in drawing 3 . When the lower electrode die length Wb becomes shorter than 0.2mm in 1005 chips so that clearly from this drawing 3 , it turns out that it becomes easy to generate chip **** . This is well in agreement with the optimal lower electrode die length Wb found in the above-mentioned example 1, and is understood that how to find the optimal lower electrode die length Wb by this invention is appropriate.

[0038]

[Effect of the Invention] Since it has been set as the dimension which can control chip **** by the angular moment which acts lower electrode die length on a chip to the die length and the height of a chip at the time of soldering according to the electrode of this invention chip explained above, there is effectiveness which can control the incidence rate of chip **** which occurs by dispersion at the time of soldering paste printing, the location gap at the time of an element placement, temperature dispersion at the time of a reflow, etc. to very low level.

[0039] Moreover, according to the electrode of this invention chip, it sets to the chip of the magnitude whose height the die length of a chip is 0.8mm and is 0.3mm. Since lower electrode die length is set as 0.17mm or more and lower electrode die length is set as 0.13mm or more in the chip of the magnitude whose height the die length of a chip is 0.6mm and is 0.2-0.3mm further Even when various nonconformities lap on the occasion of reflow soldering, respectively, it is effective in the ability to offer the chip with which chip **** cannot happen easily.

[0040] Furthermore, there is effectiveness which can be set as the lower electrode die length to which chip **** cannot happen easily even when the nonconformity of the versatility in the case of reflow soldering laps, since he is trying to set up lower electrode die length so that it may ask for the angular moment which acts on a chip at the time of soldering according to this invention design approach, and this value may not be based on a chip standup include angle but it may always just become at accuracy.

[0041] And since he is trying to ask for the angular moment which acts on a chip at the time of soldering considering the lower electrode die length of a chip, and the land inquiry die length which is chip bottom land die length as an independent variable according to this invention design approach, even when various nonconformities lap on the occasion of reflow soldering, there is effectiveness which can be set as the lower electrode die length to which chip **** cannot happen easily much more exactly.

[Translation done.]